

DIALOG(R)File 347:JAPIO  
(c) 2004 JPO & JAPIO. All rts. reserv.

06472903 \*\*Image available\*\*

## EXCIMER LASER ANNEALING SYSTEM AND PRODUCTION OF SEMICONDUCTOR FILM

PUB. NO.: **2000-058478** [JP 2000058478 A]

PUBLISHED: February 25, 2000 (20000225)

INVENTOR(s): FUJIMURA TAKASHI

APPLICANT(s): TOSHIBA CORP

APPL. NO.: 10-221797 [JP 98221797]

FILED: August 05, 1998 (19980805)

INTL CLASS: H01L-021/268; H01L-021/20

### ABSTRACT

**PROBLEM TO BE SOLVED:** To provide an excimer laser annealing system for forming a polycrystalline semiconductor film with high uniformity by eliminating beam intensity distribution due to diffraction of line beam.

**SOLUTION:** The excimer laser annealing system for shaping excimer laser light through an optical system into a line beam 12 and irradiating the surface 15 of an amorphous semiconductor film on an insulating film with the line beam 12 while scanning to fuse and crystallize the amorphous semiconductor film is provided with a beam length varying means, i.e., a shielding body 21. The shielding body 21 is inserted into the non-imaging face of beam light path and provided with a slit 22 obliquely to the long axis direction of a plurality of line beams 12 having different length before imaging. Since an image is formed on the surface 15 of the amorphous semiconductor film with line beams 12 of different length, fluctuation in the intensity distribution due to diffraction of a plurality of line beams is eliminated.

COPYRIGHT: (C)2000,JPO

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2000-58478

(P 2 0 0 0 - 5 8 4 7 8 A)

(43)公開日 平成12年2月25日(2000.2.25)

(51)Int.C1.<sup>7</sup>  
H01L 21/268

識別記号

F I  
H01L 21/268

テーマコード (参考)  
F 5F052  
J

21/20

21/20

審査請求 未請求 請求項の数 5 OL (全4頁)

(21)出願番号 特願平10-221797

(22)出願日 平成10年8月5日(1998.8.5)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 藤村 尚

埼玉県深谷市幡羅町一丁目9番2号 株式  
会社東芝深谷電子工場内

(74)代理人 100062764

弁理士 樺澤 裕 (外2名)

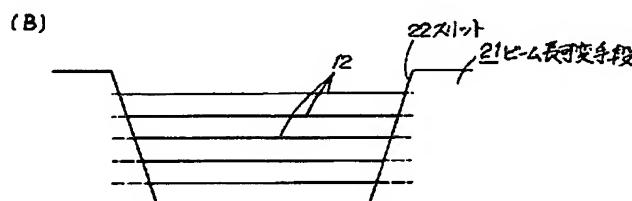
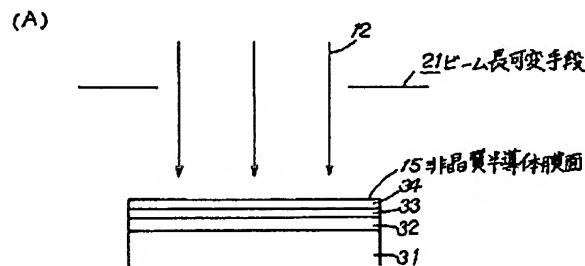
Fターム(参考) 5F052 AA02 BA04 BA07 BA14 BA18  
BB07 CA07 DA02 EA12 EA16  
JA01

(54)【発明の名称】エキシマレーザアニール装置および半導体膜の製造方法

(57)【要約】

【課題】 ラインピームの回折によるピーム強度分布をなくし、均一性の良い多結晶半導体膜を形成できるエキシマレーザアニール装置を提供する。

【解決手段】 エキシマレーザ光を光学系にてラインピーム12に整形し、絶縁膜上の非晶質半導体膜面15を走査させながらラインピーム12を照射することでアニールして、溶融、結晶化するエキシマレーザアニール装置中に、ピーム長可変手段としての遮蔽体21を設ける。この遮蔽体21は、ピーム光路の非結像面に挿入したもので、複数本のラインピーム12の長軸方向に対して斜めに設けたスリット22を有しており、結像前の複数本あるラインピーム12を異なる長さにする。これにより、長さの異なるラインピーム12を非晶質半導体膜面15で結像させ、複数のラインピーム12の回折による強度分布むらを解消する。



## 【特許請求の範囲】

【請求項1】 エキシマレーザ光を光学系にてラインピームに整形し、絶縁膜上の非晶質半導体膜面を走査させながらラインピームを照射することでアニール処理し、溶融、結晶化するエキシマレーザアニール装置において、

非晶質半導体膜面で結像する前の複数本あるラインピームを異なる長さにすることにより長さの異なるラインピームを非晶質半導体膜面で結像させるビーム長可変手段を具備したことを特徴とするエキシマレーザアニール装置。

【請求項2】 ビーム長可変手段は、ビーム光路の非結像面に挿入された遮蔽体であることを特徴とする請求項1記載のエキシマレーザアニール装置。

【請求項3】 遮蔽体は、複数本のラインピームの長軸方向に対して斜めに設けたスリットを具備したことを特徴とする請求項2記載のエキシマレーザアニール装置。

【請求項4】 請求項1乃至3のいずれかに記載されたエキシマレーザアニール装置により多結晶半導体膜を製造することを特徴とする半導体膜の製造方法。

【請求項5】 請求項1乃至3のいずれかに記載されたビーム長可変手段により、複数のラインピームの長さを変えることにより、結像面における各ラインピームの回折ピーク位置をずらすことを特徴とする請求項4記載の半導体膜の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、エキシマレーザアニール装置およびこの装置を用いて多結晶半導体膜を製造する半導体膜の製造方法に関するものである。

## 【0002】

【従来の技術】 高精細液晶ディスプレイや周辺回路を同一基板上に形成した駆動回路一体型薄膜トランジスタ(Thin Film Transistor)の液晶表示素子を製造する目的で、ガラス、石英等の絶縁基板上に多結晶シリコンを形成する様々な技術が研究されている。

【0003】 なかでもレーザアニール法で形成した多結晶シリコンを用いると電界効果移動度の高い薄膜トランジスタが作製できるため盛んに研究がなされている。また、この方法はレーザ光を光学系としてのホモジナイザに通してラインピームを形成し、ラインピームもしくは基板を走査することで大面積基板面を容易に再結晶化することができるという利点も兼ね備えている。

【0004】 例えば、図3に示されるように、エキシマレーザ光をビーム整形用光学系としてのホモジナイザ11にてラインピーム12に整形し、最終全反射ミラー13および結像レンズ14を経て、絶縁膜上の非晶質半導体膜面である試料面15を結像面として走査せながらラインピーム12を照射することで、試料面15をアニール処理し、溶融、結晶化するエキシマレーザアニール装置がある。

【0005】 通常、ラインピーム12を走査させる際に、図4(A)に示されるように、光学系の最終出口と試料面15との間の非結像面にスリット16を有する遮蔽体17を挿入して、ラインピーム12を目的とする長さに設定し、このラインピーム12を用いて非晶質半導体膜面である試料面15の全面もしくは任意の領域をアニールして、多結晶半導体を形成する。

【0006】 ラインピーム12は試料面15上で焦点を結ぶように調整されているので、前記スリット16は非結像面に挿入されている。そのため、スリット16の位置でラインピーム12は複数本に分かれしており、通常、これらの複数本のラインピーム12が試料面15上で同じ長さになるようにビーム長軸方向に対し垂直にスリット16が設けられている。

## 【0007】

【発明が解決しようとする課題】 上述のようにスリット16で同じ長さに切り出された複数本のラインピーム12を試料面15上に結像させて、1本のラインピームを形成すると、図4(B)に示されるように、結像面におけるビーム強度は、スリット16による回折ピーク18が同一箇所で重なることになり、ラインピーム12の長軸端にて周期的な強度分布が現れてしまう。

【0008】 この周期的な強度分布を持ったラインピーム12を用いて非晶質半導体膜を結晶化させ、多結晶薄膜トランジスタの液晶パネルを作製すると、製品では表示むらとして現れてしまう。

【0009】 本発明は、このような点に鑑みなされたもので、ラインピームの回折によるビーム強度分布をなくし、均一性の良い多結晶半導体膜を形成できるエキシマレーザアニール装置および半導体膜の製造方法を提供することを目的とする。

## 【0010】

【課題を解決するための手段】 本発明に係るエキシマレーザアニール装置は、エキシマレーザ光を光学系にてラインピームに整形し、絶縁膜上の非晶質半導体膜面を走査せながらラインピームを照射することでアニール処理し、溶融、結晶化するエキシマレーザアニール装置において、非晶質半導体膜面で結像する前の複数本あるラインピームを異なる長さにすることにより長さの異なるラインピームを非晶質半導体膜面で結像させるビーム長可変手段を具備したものである。

【0011】 ビーム長可変手段は、ビーム光路の非結像面に挿入された遮蔽体である。

【0012】 遮蔽体は、複数本のラインピームの長軸方向に対して斜めに設けたスリットを具備している。

【0013】 本発明に係る半導体膜の製造方法は、前記エキシマレーザアニール装置により多結晶半導体膜を製造する方法である。

【0014】 この製造方法にて、ビーム長可変手段は、複数のラインピームの長さを変えることで、結像面にお

ける各ラインピームの回折ピーク位置をずらす。

【0015】そして、ピーム形状を整形するための光学系を抜けてきたラインピームは、複数本に分かれているが、これらのラインピームは非晶質半導体膜面上で重なり合い1本のピームとなるように調整されている。これらのラインピーム光路の途中に複数本のラインピームが非晶質半導体膜面上で同じ長さにならないように、ピーム長可変手段としての遮蔽体を挿入する。

【0016】各々のラインピームの長さを変えることで、各々のラインピームの回折ピークが非晶質半導体膜面の同一箇所で重なり合わないようになる。この結果、回折による長軸ピーム端での周期的な強度分布むらが現れなくなる。

【0017】

【発明の実施の形態】以下、本発明に係る実施の一形態を図1を参照しながら説明する。なお、図3に示されたエキシマレーザアニール装置は、共通に用いる。

【0018】すなわち、エキシマレーザ光を光学系とのホモジナイザ11にてラインピーム12に整形し、絶縁膜上の非晶質半導体膜面である試料面15を走査させながらラインピーム12を照射することでアニールして、溶融、結晶化するエキシマレーザアニール装置を前提とする。

【0019】図1(A)に示されるように、光学系の最終出口と試料面15との間のピーム光路の非結像面に、ピーム長可変手段としての遮蔽体21を挿入配置する。

【0020】この遮蔽体21は、図1(B)に示されるように、複数本のラインピーム12の長軸方向に対して斜めに設けたスリット22を有しており、この斜めのスリット22により、結像前に複数本あるラインピーム12の長さが同じにならないようにして、長さの異なるラインピーム12を試料面15で結像させる。

【0021】そして、図3に示されるようにピーム形状を整形するための光学系としてのホモジナイザ11を抜けてきたラインピーム12は、複数本に分かれており、これらのラインピーム12は試料面15上で重なり合い、1本のラインピームとなるように調整されている。

【0022】このようなピーム光路の途中に遮蔽体21を挿入して、その斜めのスリット22により、複数本のラインピーム12が試料面15上で同じ長さにならないように、各々のラインピーム12の長さを変えることで、遮蔽体21のスリット22による各々のラインピーム12の回折ピークが、試料面15の同一箇所で重なり合わないようになる。この結果、ピームの回折による長軸ピーム端での周期的な強度分布むらが現れなくなる。

【0023】

【実施例】次に、図1および図2を参照しながら、本発明に係る実施例を具体的な数値により説明する。

【0024】図1(A)に示されるように、400μm×500μmの無アルカリガラス基板31上にアンダーコート

として塗化シリコン(SiN)膜32と、酸化シリコン(SiO<sub>2</sub>)膜33を積層したのち、活性層となる非晶質シリコン膜34を55nm成膜した。

【0025】非晶質シリコン膜中の過剰な水素を取り除くため、500℃で1時間の加熱を行った後、波長308nm(XeCl)、パルス幅25nsecのエキシマレーザを用いて、1箇所当たり25パルス照射されるように基板31を走査しながら、非晶質シリコン膜34をピームアーナーして、多結晶シリコン膜を形成する。

10 【0026】この時、図1(B)に示されるように、結像前である複数本のラインピーム12が同じ長さにならないように、光路の途中に遮蔽体21のスリット22をピーム長軸方向に対して斜めに挿入した。

【0027】比較用として、図2に示されるように、結像前のラインピーム12がすべて同じ長さになるように、ラインピーム12の長軸方向に対して垂直に設けられたスリット16を有する遮蔽体17を挿入したサンプルも作製した。

【0028】これらの基板31上に多結晶シリコン薄膜トランジスタの液晶表示パネルを作製し、出画評価を行った。

【0029】図2の遮蔽体17を用いて比較用として作製した液晶表示パネルは、長軸ピーム端が照射された領域に、基板の走査方向に沿って周期的な表示むらが発生していた。

【0030】一方、本発明にしたがって結像前のラインピーム12の長さが同じにならないようにして形成した多結晶シリコン膜を用いた液晶表示パネルでは、長軸ピーム端が照射された領域においても表示むらは発生せず、液晶表示パネル全面において均一な表示が得られた。

【0031】

【発明の効果】本発明によれば、ピーム長可変手段により複数のラインピームの回折による強度分布むらを容易に解消でき、レーザアニールされた領域全体を多結晶半導体液晶表示装置として利用できる程度に均一な多結晶半導体膜を製造できる。

【図面の簡単な説明】

【図1】(A)は本発明に係るエキシマレーザアニール装置および半導体膜の製造方法に用いられる遮蔽体の断面図、(B)は同上遮蔽体の平面図である。

【図2】比較試験用の遮蔽体を示す平面図である。

【図3】エキシマレーザアニール装置の光学系を示す説明図である。

【図4】(A)は従来の遮蔽体を示す断面図、(B)はその遮蔽体を用いた場合の結像面でのピーム強度分布を示す説明図である。

【符号の説明】

11 光学系としてのホモジナイザ

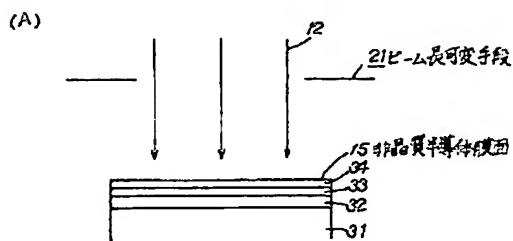
12 ラインピーム

50 15 非晶質半導体膜面である試料面

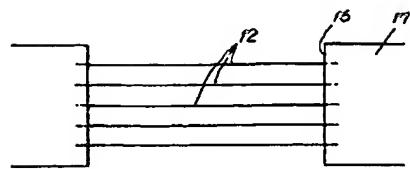
## 21 ビーム長可変手段としての遮蔽体

## 22 スリット

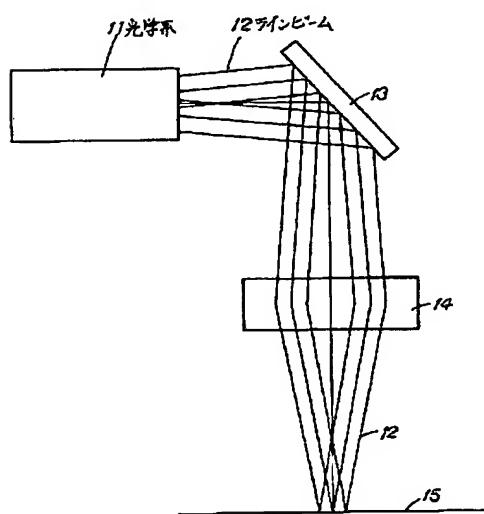
【図1】



【図2】



【図3】



【図4】

